

详解 Polar SI9000 软件计算阻抗及设计层叠结构

第一部分：阻抗知识详细介绍

1、特性阻抗的定义

特性阻抗：又称“特征阻抗”，它不是直流电阻，属于长线传输中的概念。在高频范围内，信号传输过程中，信号沿到达的地方，信号线和参考平面（电源或地平面）间由于电场的建立，会产生一个瞬间电流，如果传输线是各向同性的，那么只要信号在传输，就始终存在一个电流 I ，而如果信号的输出电平为 V ，在信号传输过程中，传输线就会等效成一个电阻，大小为 V/I ，把这个等效的电阻称为传输线的特性阻抗 Z 。信号在传输的过程中，如果传输路径上的特性阻抗发生变化，信号就会在阻抗不连续的结点产生反射。影响特性阻抗的因素有：介电常数、介质厚度、线宽、铜箔厚度。

2、控制阻抗的目的

随着信号传送速度迅猛的提高和高频电路的广泛应用，对印刷电路板也提出了更高的要求。印刷电路板提供的电路性能必须能够使信号在传输过程中不发生反射现象，信号保持完整，降低传输损耗，起到匹配阻抗的作用，这样才能得到完整、可靠、精确、无干扰、噪音的传输信号。

阻抗匹配在高频设计中是很重要的，阻抗匹配与否关系到信号的质量优劣。而阻抗匹配的目的主要在于传输线上所有高频的微波信号皆能到达负载点，不会有信号反射回源点。因此，在有高频信号传输的PCB板中，特性阻抗的控制是尤为重要的。

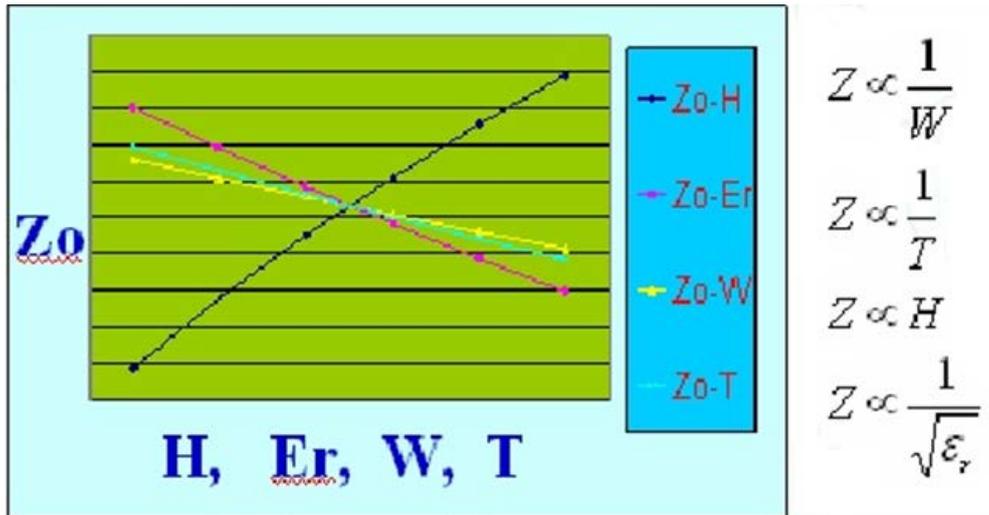
3、计算阻抗需要的条件

板厚、层数、基板材料、表面工艺、阻抗值、阻抗公差、铜厚。

4、影响阻抗的因素

介质厚度、介电常数、铜厚、线宽、线距、阻焊厚度

一般，**介质厚度、线距越大阻抗值越大；介电常数、铜厚、线宽、阻焊厚度越大阻抗值越小。**



① 介质厚度 H

增加介质厚度可以提高阻抗，降低介质厚度可以减小阻抗；不同的半固化片有不同的胶含量与厚度，其压合后的厚度与压机的平整性、压板的程序有关；对所使用的任何一种板材，要取得其可生产的介质层厚度，利于设计计算，而工程设计、压板控制、来料公差是介质厚度控制的关键。

② 线宽 W

增加线宽，可减小阻抗，减小线宽可增大阻抗。线宽的控制要求在 $\pm 10\%$ 的公差内，才能较好达到阻抗控制要求信号线的缺口影响整个测试波形，其单点阻抗偏高，使其整个波形不平整，阻抗线不允许补线，其缺口不能超过 10% 。线宽主要是通过蚀刻控制来控制。为保证线宽，根据蚀刻侧蚀量、光绘误差、图形转移误差，对工程底片进行工艺补偿，达到线宽的要求。

③ 铜厚 T

减小线厚可增大阻抗，增大线厚可减小阻抗；线厚可通过图形电镀或选用相应厚度的基材铜箔来控制。对铜厚的控制要求均匀，对细线、孤立的线的板加上分流块，其平衡电流，防止线上的铜厚不均，影响阻抗对cs与ss面铜分布极不均的情况，要对板进行交叉上板，来达到二面铜厚均匀的目的。

④ 介电常数 ϵ_r

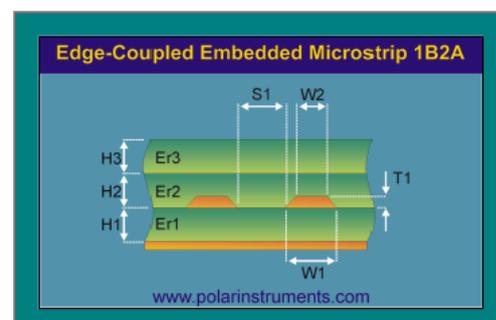
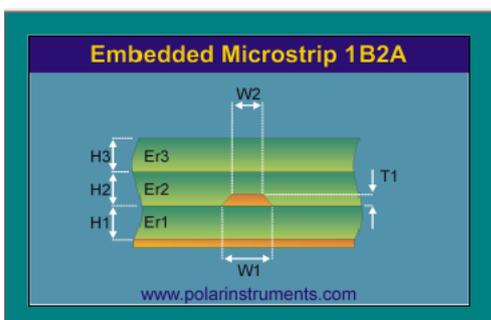
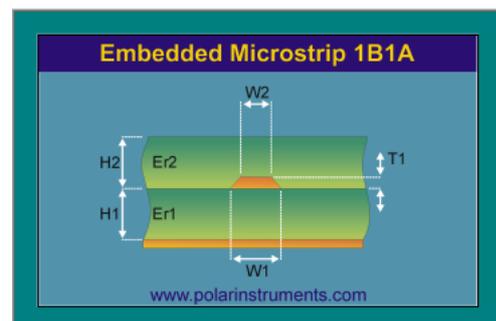
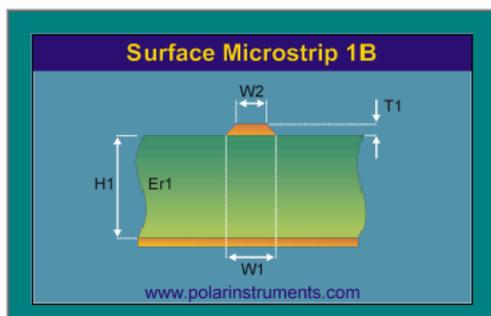
增加介电常数，可减小阻抗，减小介电常数可增大阻抗，介电常数主要是通过材料来控制。不同板材其介电常数不一样，其与所用的树脂材料有关：FR4 板材其介电常数为 3.9—4.5，其会随使用的频率增加减小，聚四氟乙烯板材其介电常数为 2.2—3.9 间要获得高的信号传输要求高的阻抗值，从而要低的介电常数。

⑤ 阻焊厚度

印上阻焊会使外层阻抗减少。正常情况下印刷一遍阻焊可使单端下降 2 欧姆，可使差分下降 8 欧姆，印刷 2 遍下降值为一遍时的 2 倍，当印刷 3 次以上时，阻抗值不再变化。

第二部分：层叠计算、参数计算、阻抗计算

1、阻抗计算模式



2、阻抗模型与参数选择

Embedded Microstrip 1B1A

www.polarinstruments.com

			Tolerance	Minimum	Maximum	
Substrate 1 Height	H1	4.2500 +/-	0.0000	4.2500	4.2500	Calculate
Substrate 1 Dielectric	Er1	4.2000 +/-	0.0000	4.2000	4.2000	Calculate
Substrate 2 Height	H2	4.2500 +/-	0.0000	4.2500	4.2500	Calculate
Substrate 2 Dielectric	Er2	4.2000 +/-	0.0000	4.2000	4.2000	Calculate
Lower Trace Width	W1	7.0000 +/-	0.0000	7.0000	7.0000	
Upper Trace Width	W2	6.0000 +/-	0.0000	6.0000	6.0000	Calculate
Trace Thickness	T1	1.2000 +/-	0.0000	1.2000	1.2000	Calculate
Impedance	Zo	0.00		0.00	0.00	Calculate

More...

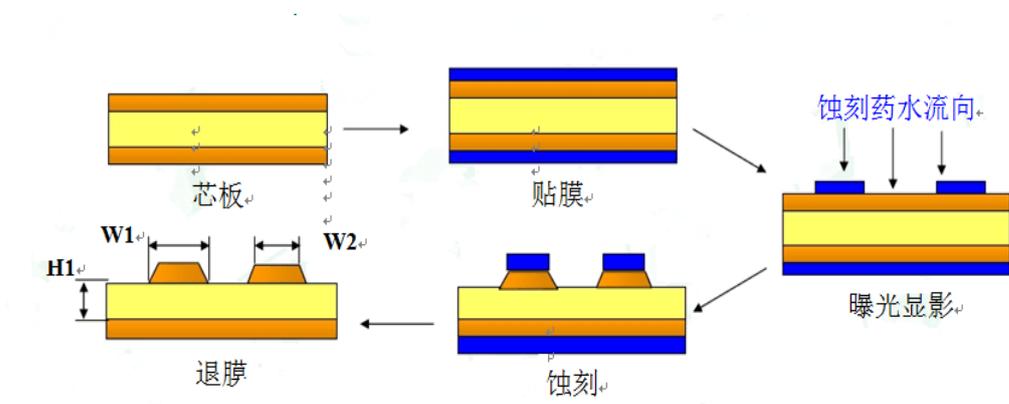
H1/H2: 阻抗线到其参考层的高度

Er1/Er2: 层间介质的介电常数

T1: 铜厚

W2: 上线宽

W1: 下线宽



如上图所示，由于生产中蚀刻药水对铜表面接触的充分，而与下方接触相对较弱，因此蚀刻出来的线宽呈梯形，且 $W1 > W2$ 。

从图中可知，下线宽 W1 所接触的介质为芯板，因此阻抗计算软件中的 H1 值即为芯板厚度。

3、阻抗设计常用参数

常用 FR4 的半固化片 (PP片) 的厚度参数及介电常数

类别	半固化片类型	106	1080	3313	2116	7628
Tg≤170	理论实际厚度(mm)	0.0513	0.0773	0.1034	0.1185	0.1951
	介电常数	3.6	3.65	3.85	3.95	4.2
IT180A	理论实际厚度(mm)	0.0511	0.07727	0.0987	0.1174	0.1933
	介电常数	3.9	3.95	4.15	4.25	4.5

生益FR-4芯板以及等同材料

类别	芯板 (mm)	0.051	0.075	0.102	0.11	0.13	0.15	0.18	0.21	0.25	0.36	0.51	0.71	≥ 0.8
	mil	2	3	4	4.33	5.1	5.9	7	8.27	10	14.5	20	28	≥ 31.5
Tg≤ 170	介电常 数	3.6	3.65	3.95	3.95	3.95	3.65	4.2	3.95	3.95	4.2	4.1	4.2	4.2
IT180A	介电常 数	3.9	3.95	4.25	4	4.25	3.95	4.5	4.25	4.25	4.5	4.4	4.5	4.5

注：多种半固化片组合的介电常数取其算术值；板厚精度根据来料实测厚度，阻抗设计计算叠层厚度与层间介质层厚度时按来料实际厚度及根据线路分布率进行计算。

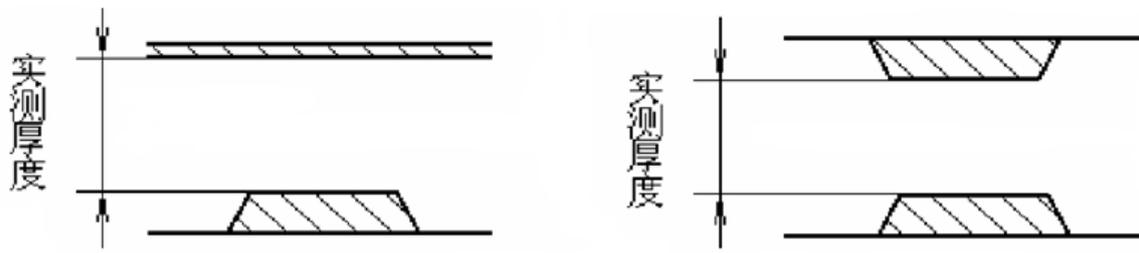
4、板子层压实际厚度计算(6层板为例)

层压板厚=内外层的铜厚+PP片的厚度+芯板的厚度

PCB 板实际铜厚表格对照表

标称基铜厚度 (um)	18	35	70
内层计算铜厚 (mil)	0.65	1.25	2.56
外层计算铜厚 (mil)	2.2	2.9	4.2

PP 片厚度计算办法



类型一：芯板与铜箔之间（单面填胶）

类型二：内层芯板之间（双面填胶）

计算公式：

类型一：实测厚度=理论厚度-铜厚*(1-残铜率)

类型二：实测厚度=理论厚度-铜厚 1*(1-残铜率 1) -铜厚 2*(1-残铜率 2)

注：残铜率：残铜率是指板平面有铺铜的面积和整板面积之比；一般表层的残铜率取 100%，光板的残铜率为 0。没有加工的原材料就是 1，蚀刻成光板就是 0。

一般我们设计中平面层取残铜率 65%-70%，信号层取残铜率 15%-23%。

实例层压分析：（0Z表示铜厚单位盎司，10Z=0.035mm）

TOP		0.5oz +Plating
	PP(2116)	4.23
GND02		1oz
	Core	20.08
ART03		1oz
	PP(1080*2)	4.59
PWR04		1oz
	Core	20.08
GND05		1oz
	PP(2116)	4.23
BOTTOM		0.5oz +Plating

2116 厚度=0.1185*39.37-1.25*(1-0.65)=4.23mil

1080*2 厚度=0.0773*2*39.37-1.25*(1-0.15) -1.25*(1-0.65)=4.59mil

层压板厚=2.2*2+4.23+20.08+4.59+20.08+4.23+1.25*4=62.61mil=1.59mm

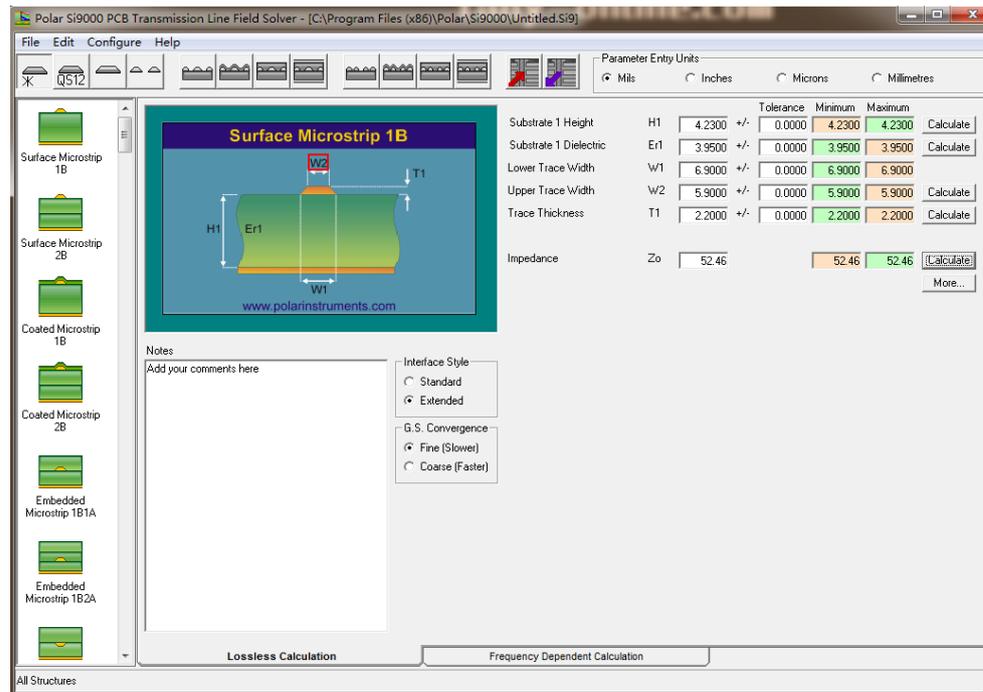
如没看懂，请参看Word文档中的实例。

第三部分：6 层板阻抗计算实例演示

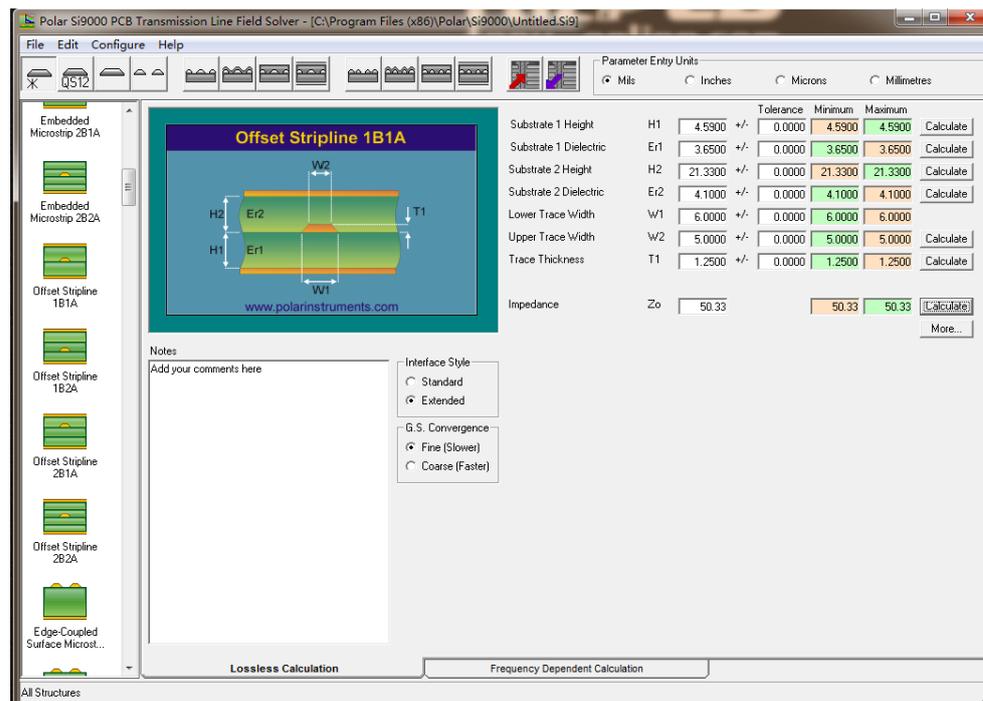
表层阻抗=SI9000 软件计算值（不盖阻焊模式）*0.9+3.2

内层阻抗= SI9000 软件计算值

L1/6 层单端 50 欧姆走线



L3 层单端 50 欧姆走线



L1/6 层差分 100 欧姆走线

The screenshot shows the Polar Si9000 PCB Transmission Line Field Solver interface for an "Edge-Coupled Surface Microstrip 1B" structure. The central diagram illustrates two parallel microstrip traces on a single substrate with height H1 and dielectric constant Er1. The top trace has width W1 and the bottom trace has width W2. The distance between the centerlines of the traces is S1. The trace thickness is T1. The calculated differential impedance Zdiff is 109.21 Ohms.

Parameter	Value	Tolerance	Minimum	Maximum	Action
Substrate 1 Height	H1	4.2300 +/-	0.0000	4.2300	4.2300 Calculate
Substrate 1 Dielectric	Er1	3.9500 +/-	0.0000	3.9500	3.9500 Calculate
Lower Trace Width	W1	5.0000 +/-	0.0000	5.0000	5.0000 Calculate
Upper Trace Width	W2	4.0000 +/-	0.0000	4.0000	4.0000 Calculate
Trace Separation	S1	8.0000 +/-	0.0000	8.0000	8.0000 Calculate
Trace Thickness	T1	2.2000 +/-	0.0000	2.2000	2.2000 Calculate
Differential Impedance	Zdiff	109.21	109.21	109.21	Calculate More...

Notes: Add your comments here

Interface Style: Standard, Extended

G.S. Convergence: Fine (Slower), Coarse (Faster)

Lossless Calculation | Frequency Dependent Calculation

L3 层差分 100 欧姆走线

The screenshot shows the Polar Si9000 PCB Transmission Line Field Solver interface for an "Edge-Coupled Offset Stripline 1B1A" structure. The central diagram illustrates two parallel stripline traces on a two-layer substrate. The top layer has height H1 and dielectric constant Er1. The bottom layer has height H2 and dielectric constant Er2. The top trace has width W1 and the bottom trace has width W2. The distance between the centerlines of the traces is S1. The trace thickness is T1. The calculated differential impedance Zdiff is 100.45 Ohms.

Parameter	Value	Tolerance	Minimum	Maximum	Action
Substrate 1 Height	H1	4.5900 +/-	0.0000	4.5900	4.5900 Calculate
Substrate 1 Dielectric	Er1	3.6500 +/-	0.0000	3.6500	3.6500 Calculate
Substrate 2 Height	H2	21.3300 +/-	0.0000	21.3300	21.3300 Calculate
Substrate 2 Dielectric	Er2	4.1000 +/-	0.0000	4.1000	4.1000 Calculate
Lower Trace Width	W1	4.6000 +/-	0.0000	4.6000	4.6000 Calculate
Upper Trace Width	W2	3.6000 +/-	0.0000	3.6000	3.6000 Calculate
Trace Separation	S1	8.5000 +/-	0.0000	8.5000	8.5000 Calculate
Trace Thickness	T1	1.2500 +/-	0.0000	1.2500	1.2500 Calculate
Differential Impedance	Zdiff	100.45	100.45	100.45	Calculate More...

Notes: Add your comments here

Interface Style: Standard, Extended

G.S. Convergence: Fine (Slower), Coarse (Faster)

Lossless Calculation | Frequency Dependent Calculation

L1 层单端 75 欧姆、隔层参考 L3 层走线

The screenshot shows the Polar SI9000 PCB Transmission Line Field Solver interface for a "Surface Microstrip 2B" structure. The central diagram illustrates a two-layer PCB with a microstrip on the top layer. Parameters are defined as follows:

Parameter	Value	Tolerance	Minimum	Maximum	Action
Substrate 1 Height	H1	20.0800 +/-	0.0000	20.0800	20.0800 Calculate
Substrate 1 Dielectric	Er1	4.1000 +/-	0.0000	4.1000	4.1000 Calculate
Substrate 2 Height	H2	4.2300 +/-	0.0000	4.2300	4.2300 Calculate
Substrate 2 Dielectric	Er2	3.9500 +/-	0.0000	3.9500	3.9500 Calculate
Lower Trace Width	W1	18.5000 +/-	0.0000	18.5000	18.5000 Calculate
Upper Trace Width	W2	17.5000 +/-	0.0000	17.5000	17.5000 Calculate
Trace Thickness	T1	2.2000 +/-	0.0000	2.2000	2.2000 Calculate
Impedance	Zo	79.48	79.48	79.48	Calculate More...

Additional settings include "Interface Style" set to "Extended" and "G.S. Convergence" set to "Fine (Slower)". The calculation mode is "Lossless Calculation".

L1/L6 微带线、共面阻抗 100 欧姆走线

The screenshot shows the Polar SI9000 PCB Transmission Line Field Solver interface for a "Diff Surface Coplanar Strips With Ground 1B" structure. The central diagram illustrates a two-layer PCB with differential coplanar waveguide traces on the top layer and ground strips on the bottom layer. Parameters are defined as follows:

Parameter	Value	Tolerance	Minimum	Maximum	Action
Substrate 1 Height	H1	4.2300 +/-	0.0000	4.2300	4.2300 Calculate
Substrate 1 Dielectric	Er1	3.9500 +/-	0.0000	3.9500	3.9500 Calculate
Lower Trace Width	W1	5.5000 +/-	0.0000	5.5000	5.5000 Calculate
Upper Trace Width	W2	4.5000 +/-	0.0000	4.5000	4.5000 Calculate
Trace Separation	S1	8.0000 +/-	0.0000	8.0000	8.0000 Calculate
Lower Ground Strip Width	G1	10.5000 +/-	0.0000	10.5000	10.5000 Calculate
Upper Ground Strip Width	G2	9.5000 +/-	0.0000	9.5000	9.5000 Calculate
Ground Strip Separation	D1	10.0000 +/-	0.0000	10.0000	10.0000 Calculate
Trace Thickness	T1	2.2000 +/-	0.0000	2.2000	2.2000 Calculate
Differential Impedance	Zdiff	104.26	104.26	104.26	Calculate More...

Additional settings include "Interface Style" set to "Extended" and "G.S. Convergence" set to "Fine (Slower)". The calculation mode is "Lossless Calculation".